## Upgrades de Phase 2 du LHC dans ATLAS: calorimètres et détecteur granulaire de mesure du temps

Conseil Scientifique de l'IN2P3

Nicolas Morange, pour les groupes ATLAS de l'IN2P3 22 Juin 2017







- 1. Les upgrades d'ATLAS pour le LHC Haute Luminosité
- 2. Upgrades du calorimètre à tuiles
- 3. Upgrades du calorimètre à argon liquide
- 4. Détecteur HGTD
- 5. Conclusions

Les upgrades d'ATLAS pour le LHC Haute Luminosité





#### Run 2: Objectif 150fb<sup>-1</sup>

• 13 TeV et  $\mathcal{L}$  jusqu'à 1.7 10<sup>34</sup> cm<sup>-2</sup> s<sup>-1</sup>: pic de 60 interactions/croisement (50 aujourd'hui)

#### Run 3: Objectif 300fb<sup>-1</sup>

- 14 TeV et  $\mathcal{L}$  2-3 10<sup>34</sup> cm<sup>-2</sup> s<sup>-1</sup>: 80 interactions/croisement
- Upgrades ATLAS: remplacement d'une partie du spectromètre à muons, électronique de déclenchement calorimètre à argon liquide.

#### Run 4: Objectif 3000 – 4000fb<sup>-1</sup>

- 14 TeV et  $\mathcal{L}$  7.5 10<sup>34</sup> cm<sup>-2</sup> s<sup>-1</sup>avec luminosité nivelée: 200 interactions/croisement
- Conditions plus difficiles que le design des expériences (radiations, empilement...)

• Nombreux upgrades ATLAS: sujet de cette présentation N. Morange (LAL Orsay)

## PHYSIQUE AU HL-LHC: MODÈLE STANDARD



#### Physique du Higgs

- Mesures de précision des couplages, via mesures des désintégrations et des modes de production
- Découverte et mesure de processus rares:  $H \rightarrow \mu \mu$  à 7%
- Exploration du couplage trilinéaire

#### Processus rares du MS

• Vector Boson Scattering à 6%







#### Recherches à haute masse

- L'espace des phases permet d'augmenter encore significativement le potentiel de recherche
- Recherches 'classiques' de SUSY ou de résonances (dijet, dilepton...)

#### Modes plus complexes

- SUSY: spectres compressés etc..
- Combinaison de résultats de recherches avec mesures du Higgs pour obtenir des contraintes fortes (modèles de matière noire...)

#### Yellow Report sur la physique au HL-LHC

Prévu pour fin 2018





## LE DÉTECTEUR ATLAS





N. Morange (LAL Orsay)



#### Haute luminosité et déclenchement

- Nécessité de taux de déclenchement raisonnables (1MHz au premier niveau)
- Bonnes capacités de reconstruction et résolutions nécessaires (séparation électrons/jets, réduction de l'empilement dès le trigger hardware)

## Haute luminosité et reconstruction/physique

- Tracking: Densité de traces et de vertex → Difficultés de combinatoire. Vertexing, résolutions sur les paramètres d'impact.
- **Calorimétrie:** Jets additionnels de pile-up. Contamination des jets, électrons et photons par du pile-up. Dégradation des isolations, des résolutions.



### Niveaux de radiation

- Dépassent ceux considérés par le design actuel d'ATLAS
- Nouvelles technologies pour les senseurs et l'électronique









# UPGRADES DU CALORIMÈTRE À TUILES



#### Principe de base

Échantillonnage acier / tuiles scintillantes. Lumière envoyée par des fibres vers des PMT, puis courant mesuré par l'électronique de lecture



#### Laboratoires impliqués

• LPC



### Motivations

- Haute luminosité
  - Plus de précision et de granularité au niveau du trigger
- Durabilité
  - Âge de l'électronique
  - Résistance aux radiations
- Fiabilité et accessibilité
  - Simplification de la maintenance

#### Solutions techniques

- Remplacement de l'électronique
- Mécanique associée: remplacement des tiroirs

Phase 2 Radiation Tolerance Requirements (Estimate), TileCal HV_Opto						
Туре	Simulated Dose/ <u>Yr</u>	Simulation Safety Factor	Low Dose Rate Safety Factor	Lot Variation Safety Factor	Total 10 Year Operation	
TID	8.13E-01 Gy/yr	1.5	5	4	2.44E+02 Gy	
NIEL	7.62E+10 n/cm <sup>2</sup> /yr	2	1	4	6.10E+12 n/cm <sup>2</sup>	
SEE	1.85E+10 p/cm <sup>2</sup> /yr	2	1	4	1.47E+12 p/cm2	

#### Mini-tiroirs

- 2 mini-tiroirs / 1 tiroir
- Chemins de données et alimentations indépendantes
- Plus facile à maintenir. (70 cm / 25 kg)
- Moins de cellules impactées en cas de problème

#### Hautes tensions

- Hautes tensions déportées
- Option recommandée dans l'IDR
- Réalisation confiée à Lisbonne (LPC consultant)





14/47

#### Caractéristiques

- Transmission de toutes les données au backend (taux de transfert: 165 Gb/s ightarrow 80 Tb/s)
  - Plus besoin de pipelines dans le front-end
- Spécifications similaires à l'électronique actuelle
  - Gamme dynamique du MIP  $\mathcal{O}(10~{
    m MeV})$  à 1 TeV par PMT
  - Linéarité à quelques pour-mille
  - Précision de la calibration à 3 pour-mille
  - Bas bruit



## L'ASIC FATALIC



#### Charge injection linearity (lab)



#### Développement: puce FATALIC

- CMOS 130 nm (globalfoundries)
- lecture en courant
- 3 gains (2<sup>6</sup>/2<sup>3</sup>/1) 12-bits
- 2 sorties avec choix de gain dynamique (2 gains sur 3)



N. Morange (LAL Orsay)



#### Caractéristiques

- Canal lent dédié à la mesure des calibrations au Césium du calorimètre (échelle d'énergie des tuiles, fibres et PMT)
- Meilleure linéarité à haute énergie (> 800 GeV / PMT)
- Meilleur système de calibration de l'électronique à haute énergie
- Contrôle des piédestaux



#### État du développement

- ASICs reçus
- Mesures des performances en juillet





#### D'ici au TDR (septembre)

Mesures de FATALIC5 (juillet)

- Mesures de la précision à bas courant avec un scan césium
- Mesures des cosmiques en configuration de testbeam
- Test de la calibration du canal lent
- Finalisation de la reconstruction du signal

#### TDR

• Choix d'une solution pour le front-end: FATALIC, ou concurrente (3-in-1, ou QIE)

#### Après le TDR - si option FATALIC retenue

- Dernière itération de l'ASIC avec réglage interne du piédestal
- Développement de la carte front-end complète

### Construction



#### Implication du LPC

- Mini-tiroirs et hautes tensions: LPC rôle de consultant. Transfert de compétences initié avec les laboratoires en charge de la construction
- Électronique frontend: option FATALIC ou non, LPC production et tests des 12000 cartes front-end
- CDD nécessaire pour la production et tests.

Laboratoire	Nombre de physiciens (ETP)	Nombre d'IT (ETP)	CDD en mois
LPC	2(1.7)	5(3)	24
Total	2(1.7)	5(3)	24

## UPGRADES DU CALORIMÈTRE À ARGON LIQUIDE



#### Principe de base

Échantillonnage Pb (ou Cuivre) / argon liquide. Courant d'ionisation capté sur des électrodes puis envoyé vers électronique de lecture





#### Laboratoires impliqués

- CPPM
- LAL
- LAPP
- Omega

N. Morange (LAL Orsay)



#### Pourquoi changer l'électronique ?

- 1. Niveaux de radiation
- 2. Obsolescence des technologies / vieillissement
- 3. Évolution du système de Trigger et Data Acquisition
- 4. Spécifications de la physique à haute luminosité

#### Le calorimètre LAr est résistant aux radiations

- Résistance aux radiations de tous les matériaux dans le détecteur (kapton, connecteurs, câbles...) mesurée lors de campagnes d'irradiation avant la construction
- Ainsi que la pureté du LAr
- Système HV dans le calorimètre ne montre pas de signes de vieillissement

## Schéma de l'électronique pour le Run 3



#### Frontend (sur le détecteur)

- FEBs pour la lecture des cellules (1500 avec 128 canaux)
- Calibration
- Contrôleur
- LTDB pour le trigger (Phase 1)

## Backend (caverne de service)

- DSPs pour la lecture des cellules
- LDPS pour le trigger (Phase 1)



## Nécessités pour le frontend

- Électronique actuelle qualifiée jusqu'à 1000fb<sup>-1</sup>
- Même avec des marges, ne peut pas tenir le HL-LHC ultime (4000fb<sup>-1</sup>)
- ⇒ Nécessité du remplacement

	TID (kGy)		NIEL $(n_{eq}/cm^2)$		SEE (h/cm <sup>2</sup> )	
ASIC	1.00	(2.25)	$2.7 \times 10^{13}$	(2)	$5.1 \times 10^{12}$	(2)
COTS (multiple lots)	13.2	(30)	$10.9 \times 10^{13}$	(8)	$2.0 \times 10^{13}$	(8)
COTS (single-lot)	3.3	(7.5)	$2.7 \times 10^{13}$	(2)	$5.1 \times 10^{12}$	(2)
LVPS (barrel and endcap)	0.77	(30)	$12.3 \times 10^{12}$	(8)	$3.2 \times 10^{12}$	(8)
HEC LVPS	0.23	(2.25)	$6.3 \times 10^{12}$	(2)	$3.6 \times 10^{11}$	(2)

### Préamplificateurs froids du HEC

- HEC: preamps et étage de sommation nécessitent ouverture du cryostat
- Campagnes de mesures aux radiations exhaustives
- Dégradation du gain et non-linéarités faible impact jusqu'à 6000 fb<sup>-1</sup>





#### Chemin de lecture

- Électronique analogique: préamplificateurs + shapers + pipelines
- Numérisation et transfert si réception d'un signal de déclenchement
- ⇒ Latence max (2.5 µs), taux max 100 kHz
  - DSP: calcul du temp et de l'énergie avec filtrage optimal (4 échantillons)

## Chemin de trigger

 Cartes LTDB/LDPS: signaux de granularité réduite (Supercellules) vers le système L1 avec latence faible (1.1 µs)



## Phase 2: architecture de l'électronique pour le Run 4





- Chemin de trigger
   inchangé
- Chemin de lecture: numérisation et envoi au backend de toutes les données
- Backend: envoi d'informations supplémentaires au trigger hardware L0

## SPÉCIFICATIONS DES PERFORMANCES DE L'ÉLECTRONIQUE



#### Réévaluation des spécifications en fonction des objectifs de physique

Changements par rapport à l'électronique actuelle

- Plus d'événements de haute énergie avec
   \$\mathcal{L}\$ = 4000 fb<sup>-1\$</sup>
- Pile-up de 200: dégradation de la résolution en énergie
- Expérience de l'analyse des données du Run 1

## Spécifications

- Gamme dynamique augmentée pour certaines cellules
  - 1→2 mA pour le premier compartiment
  - $5 \rightarrow 10 \text{ mA}$  pour certaines cellules du second
- Linéarité au pour-mille sur l'échelle de physique électrofaible
- Bruit électronique semblable au bruit actuel
- Numérisation: système à deux gains, ADC 14 bit 40 MHz
  - Idéalement, électrons de Z et photons de Hγγ sur le même gain



## DÉVELOPPEMENTS ÉLECTRONIQUE ANALOGIQUE



#### Chaîne électronique frontale

- Analogique
  - Préamplificateur
  - Mise en forme
- Numérique
  - ADC
  - Transmetteur optique

#### ASIC Lauroc

- Bloc analogique préamplificateur + shaper
- Développement d'un nouveau design au bruit réduit par l'amplification
- Première itération en 2016 Lauroc0
  - Préamplificateur seul
  - Technologie TSMC CMOS 130 nm
- Un seul préampli pour toutes les cellules: choix 25  $\Omega$  10 mA / 50  $\Omega$  2 mA par slow control
- Impédance d'entrée ajustable
- Bas bruit, gamme dynamique 16 bit
- Linéarité au pour-mille sur une grande partie de la gamme



## TESTS PRÉAMPLIFICATEURS



#### Banc test

- Développé en collaboration avec BNL (projet concurrent de préampli)
- Intègre injection de signal de calibration, modèle de calo, lecture et numérisation des signaux
- Permettra d'effectuer les tests d'irradiation



#### Résultats

- Linéarité à quelques pour-mille sur l'essentiel de la gamme dynamique
- Comportement de l'ajustement d'impédance comme attendu
- Bruit plus élevé que prévu
  - Origine comprise (lacunes dans le kit de simulation)
  - Soumission d'un transistor d'entrée corrigé en juin





#### Remplacement de la carte de calibration

Injecte du signal pour l'ensemble des cellules du calorimètre: 130 cartes à 128 canaux

- Obsolescence du protocole de contrôle (SPAC)
- Nécessité d'aller à plus haute tension pour suivre l'extension gamme dynamique: 7.5 V
- Résistance aux radiations
- Simplifications possibles par rapport à la carte actuelle

#### Études

- Composant critique: switch haute fréquence
  - Temps de montée <1 ns
  - INL 0.1%, uniformité 0.25%
  - Gamme dynamique 16 bit
- Premières simulations en XFAB 180 nm: HV SOI CMOS
  - Soumission d'un premier design à l'automne
- Étude des spécifications avec les données de calibration du Run 2





## Spécifications

- Calcul des énergies et temps des signaux du LArg à 40 MHz en provenance des FEB (2 gains)
  - Algorithme: filtrage optimal, ou autre solution permettant de réduire le pile-up hors temps
- Mémoires de profondeur 10  $\mu s$  / 30  $\mu s$  pour stocker les données en attente de signaux LOA/L1A
- Transmission de données avec une précision réduite au trigger L0

#### Solution envisagée

- Expérience acquise pour le backend trigger phase 1 (LATOME). LASP: facteur 10 en puissance
  - Maîtrise d'œuvre du backend pour l'upgrade phase 1, ainsi que du firmware des FPGA
- Solution basée sur FPGAs
- Liens optiques avec technologie lpGBT pour les entrées/sorties
- Routage des cartes délicat





#### Choix d'une solution technologique

- Cartes mezzanine pour ATCA (à la Phase 1): limites sur la taille des FPGAs. Contraintes sur le nombre de liens, leur rapidité, et la mémoire
- PCIe (à la LHCb): refroidissement à étudier, PCB plus délicats à réaliser, routage plus simple
- ATCA : coût de prototype plus élevé, mais plus robuste, plus de liberté dans le routage
- Consommation électrique totale et refroidissement limités dans la caverne de service







#### Interface avec le trigger hardware

- Discussion de la bande passante et du nombre de liens optiques nécessaires
- Problème du traitement des événements très énergétiques et des bouffées de bruit





#### TDR: septembre 2017

### Électronique analogique

- 2017 2018: itérations de R&D préamplificateur et shaper
- Choix d'une solution (Omega ou BNL): fin 2017 début 2018
- Production des ASIC 2019
- Intégration dans les FEB et tests des FEB: 2022 2024

#### Cartes d'étalonnage

- Premier prototype d'ASIC 2017
- Test de voies complètes 2019 2020
- Production des cartes 2021 2022

#### Électronique backend

- R&D jusqu'à prototype en 2021
- Production 2023 2024
- Installation 2025



#### Électronique analogique

- LAL et Omega: production et test des ASIC si option Lauroc choisie
- Participation du LAL aux tests des FEB

#### Cartes d'étalonnage

- Laboratoires français seuls impliqués
- LAL et Omega: conception et tests ASIC
- LAPP: conception et production des cartes

#### Électronique backend

 CPPM et LAPP: développement des prototypes, puis maîtrise d'œuvre du système et suivi de la production

Laboratoire	Nombre de physiciens (ETP)	Nombre d'IT (ETP)	CDD en mois
CPPM	3(0.75)	4(2.7)	36
LAL	3(0.8)	1 (0.3)	36
LAPP	5(1.5)	7(4.8)	24
Omega	0	4(0.8)	0
Total	11 (3.05)	16(8.6)	96

# DÉTECTEUR HGTD



#### Principe de base

4 couches de silicium avec une mesure précise de temps, en amont des bouchons du calorimètre

(option avec absorbeur tungstène rejetée)





#### Laboratoires impliqués

- LAL
- LPNHE
- Omega

## RAISONS D'UN HGTD





#### Problématique

- Dégradation performances calorimétrie vers l'avant à haute lumi
  - Granularité du calo réduite
  - Plus d'effets d'empilement
- Vertex au HL-LHC:  $\sigma_z = 5$  cm,  $\sigma_t = 180$  ps.
  - À z = 0, vertex de PU non dinstinguables du HS par tracking seul. Peuvent être séparés si mesure de temps
  - Résolution de 30 ps  $\rightarrow$  réjection du PU d'un facteur 6





#### N. Morange(LAL Orsay)

#### SIMULATION ET PERFORMANCES

#### Nombreux impacts sur la physique

- Réjection des jets de pile-up
- Réduction de l'impact du pile-up dans les jets
- Identification des électrons vers l'avant
- Isolation des électrons vers l'avant
- Étiquetage des jets b vers l'avant
- Utilisation envisagée au trigger L0. Amélioration conséquente pour les triggers de signatures VBF
- Luminomètre







## **CONSTRUCTION MÉCANIQUE**



#### Construction

- 4 couches de 1760 modules pour couvrir 120 < r < 640 mm
- 11.26 m<sup>2</sup> Si au total
- Épaisseur totale: 4 couches en 52 mm
- Modules en quinconce pour minimiser les zones mortes
- Dissipation: 24 kW / endcap (électronique)







#### Conditions pour $\sigma_t = 30 \text{ ps}$

$$\sigma_{tot}^2 = \sigma_{Landau}^2 + \left(\frac{t_{rise}}{S/N}\right)^2 + \left(\left[\frac{V_{thr}}{S/t_{rise}}\right]_{RMS}\right)^2 + \left(\frac{\mathrm{TDC}_{bin}}{\sqrt{12}}\right)^2$$

- Senseurs fins (50 µm)
- Signaux rapides, grand S/B
- Correction de timewalk avec CFD, petits bins de TDC

#### Solution retenue

LGAD (low gain avalanche diodes)

- Couche de dopant additionnelle, requiert refroidissement (-20 à -35°C)
- Développements en cours pour l'amélioration de la résistance aux radiations

#### Mesures à la station de sonde

I-V (courant de fuite, tension de claquage)

- Croissance exponentielle après 40 V (multiplication)
- Courants faibles (nA)
- I(150V):I(50V) ∼3, en accord avec les simulations



#### **TESTS FAISCEAU**





#### Setup Août et novembre 2016

- Faisceaux pions 120 GeV
- 6 plans de télescope, 3 plans de senseurs
  - 2 senseurs UCSC 1 pad 1x1 mm<sup>2</sup>, 50 μm
  - 1 senseur IN2P3 3x3 mm² avec 2 canaux de lecture

#### Résultats du faisceau test

- Mesure des ∆t permet de calculer la résolution des éléments de la chaîne de faisceau test
- Obtention de 26 ps pour un voltage de biais de 250 V (G ~40-50)
- Objectif pour ATLAS: G> 20
- Mesure de l'uniformité des efficacités et du gain: très bon comportement

N. Morange (LAL Orsay)



## ÉLECTRONIQUE



#### ASIC HGTD

• 2x2 ASIC bump-bonded sur un senseur

#### Prototype ASIC Altiroc

- Première itération TSMC 130 nm CMOS, 3.4x3.4 mm²
- 4 voies: préamplificateur, ToT, CFD
- Prototype reçu, en cours de tests
- Premiers résultats encourageants
- Bump-bonding sur un senseur en juillet
- Essai en faisceau test en septembre

#### Intégration

- Utilisation de flex pour lecture du signal et distribution des tensions
- Pads de 1.3x1.3 mm<sup>2</sup>









#### **Collaboration HGTD**

- 22 instituts (dont CERN, Barcelona, US groups, IN2P3)
- ~120 participants

#### IN2P3: Institut leader dans le projet HGTD

- Responsables de nombreuses activités
- Implication dans tous les secteurs
  - Mécanique (LAL)
  - Électronique (Omega + LAL)
  - Senseurs, assemblage des modules et tests (LPNHE)
  - Tests faisceau, simulation, software et performance (LAL + LPNHE)



#### Jalons

- Revue de l'IDR: 22/09/2017
- Kick-off meeting (expression d'intérêt des instituts) peu après
- Document à la "Technical Proposal" pour LHCC fin novembre
- TDR fin 2018
- Tests et assemblage 2020 2022
- Intégration 2022 2024



#### Synergies pour la R&D

- Profite des développements Calice et CMS, et du partage d'expérience avec l'ITK
- Partage des coûts de soumission des runs silicium avec CMS, réutilisation de développements

#### **Engagements humains**

- Projet ANR soumis mars 2017 pour 2 postdocs
- Construction: 2 CDD 24 mois tests et assemblage modules
- Construction: 2 CDD 24 mois test des puces et assemblage, puis intégration au CERN

Laboratoire	Nombre de physiciens (ETP)	Nombre d'IT (ETP)	CDD en mois
LAL	3 (1.5)	4 (1.5)	48
LPNHE	8 (2.0)	1(0.2)	48
Omega		4 (0.9)	
Total	11 (3.5)	9 (2.6)	96

### Activités envisagées

- Test d'une partie des capteurs au LPNHE (machine à pointes ITK)
- Production et tests des ASIC par Omega et LAL, et mise au point des connexions entre capteurs et puces
- Contribution à l'assemblage des modules avec développement d'une chaîne d'assemblage (LAL et LPNHE)
- Contribution activités intégration détecteur dans ATLAS (LAL)

CONCLUSIONS



- Budget "Core": contributions reconnues dans ATLAS (coût des livrables)
- Budget "Non-Core": accompagnement nécessaire (équipement des laboratoires)
- IN2P3: environ 6% de la collaboration ATLAS. Demandes de financement en proportion.
- Réévaluation des budgets: discussions de la matrice financière jusqu'au RRB d'avril 2018

	Coût en MCHF
Déclenchement et acquisition (FTK inclus)	43.31
Trajectographe (ITk)	120.36
Calorimètre à argon liquide (HGTD inclus)	45.98
Calorimètre à tuiles scintillantes	8.58
Système de détection des muons	34.08
Détecteur à l'avant	1.30
Intégration et installation	17.42
Total	271.04

Sous-détecteur	Core	Non-core	CDD	Aléas	Total
Trajectographe	11.100	2.575	2.660	0.900	17.235
Calorimètres	4.160	1.260	0.630	0.340	6.280
HGTD	1.970	0.440	0.371	0.238	2.949
Fonds communs	1.485	0	0	0	1.425
Total	18.715	4.275	3.661	1.478	28.129



- Amibitieux et nécessaire programme d'upgrades d'ATLAS pour la Phase 2 du LHC
- Contributions importantes aux upgrades de l'électronique des calorimètres à argon liquide et à tuiles (implication historique de l'IN2P3)
- Participation à un projet de nouveau détecteur HGTD
- Projets actuellement en phase de TDR (argon, tuiles) ou IDR (HGTD)
- Implication des chercheurs et ingénieurs proportionnée aux engagements que souhaitent faire les groupes pour la mise au point et à la construction des upgrades